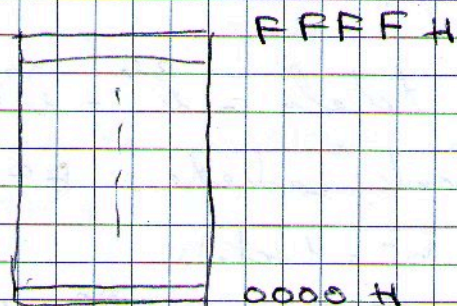


Séance 2 : Architecture générale et mémoires;

Exo 2 :

- 1) La capacité d'adressage:
 $2^{16} = 64 \text{ K cases.}$

3)



Exo 3 :

$$\begin{aligned} 1) \quad 64 \text{ Moctet} &= 8 \cdot 2^6 \cdot 2^{20} \\ &= 16 \cdot 2^{25} \end{aligned}$$

$n = 25$ lignes d'adresses

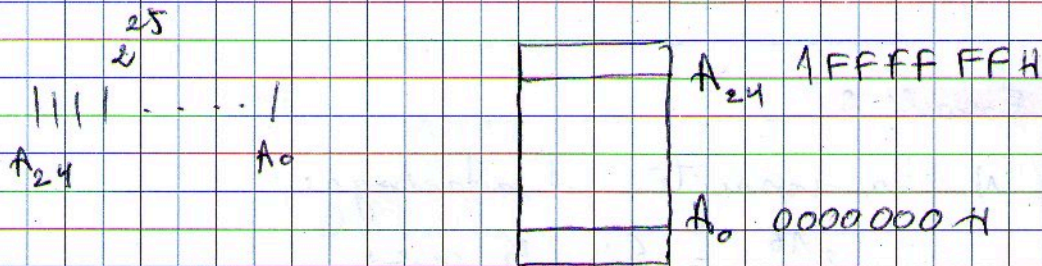
2^6
octet

$$64 \text{ Mo} = 32 \text{ M cases}$$

(2^{25})

2) L'adresse de début 0000000H

Fin d'adresse 1FFFFFFFH



Exo 4 :

1) Capacité totale = $2^{32} = 2^{30} \times 2^2 = 4 \text{ Go}$

2) La plus haute adresse : FFFFFFFFH

3) 1 mot = 32 bit = 4 octets

$$C = 2^{32} = 8 \times 4 \times 2^{30} = 16 \text{ Go}$$

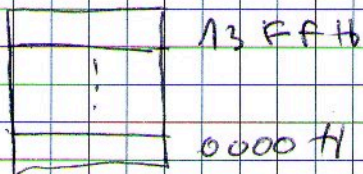
4) La plus haute adresse : FFFFFFFFH

Exo 5 :

$$\begin{array}{r} \text{1) } \quad \text{FFFF H} \\ - \quad \text{0000 H} \\ \hline \quad \text{FFFF H} \\ + \quad \quad \text{1 H} \\ \hline \quad \text{FFFF} \end{array}$$

$$\begin{aligned} & 15 (1 + 16 + 16^2 + 16^3) \\ & = 65535 \text{ case} \end{aligned}$$

$$\text{2) } (5119)_{10} = (13FF)_{16}$$



$$0531H = (1329)_{10}$$

$$F20DH = (61965)_{10}$$

$$(61965 - 1329) + 1 = 60637 \text{ case}$$

Exo 6:

$$1) M_1 = 8 \times 2^{13} = \cancel{8} \times 2^{10} \times 2^3 = 8 \text{ Ko}$$

$$M_2 = 8 \times 2^{14} = \cancel{8} \times 2^{10} \times 2^4 = 16 \text{ Ko}$$

$$M_3 = 8 \times 2^{15} = \cancel{8} \times 2^{10} \times 2^5 = 32 \text{ Ko}$$

2) Bus d'adresse de 13 bit

$$M_1 = 1FFFH$$

$$M_2 = 3FFFH$$

$$M_3 = 7FFFH$$

3)

$$\cancel{8} \times 2^{16} = \cancel{8} \times 2^{10} \times 2^6 = 64 \text{ Ko}$$

4)

M_1	0001	1111	1111	1111
M_2	0011	1111	1111	1111
M_3	0111	1111	1111	1111

5)

	A_{13}	A_{14}	A_{15}
CS_1	0	0	0
CS_2	1	0	0
CS_3	1	1	0

$$CS_1 = \overline{A_{13}} \cdot \overline{A_{14}} \cdot \overline{A_{15}}$$

$$CS_2 = \overline{A_{13}} \cdot \overline{A_{14}} \cdot A_{15}$$

$$CS_3 = \overline{A_{13}} \cdot A_{14} \cdot \overline{A_{15}}$$

$$CS_1 = \overline{A_{13}} \cdot \overline{A_{14}} \cdot \overline{A_{15}}$$

$$CS_2 = \overline{A_{13}} \cdot \overline{A_{14}} \cdot A_{15}$$

$$CS_3 = \overline{A_{13}} \cdot A_{14} \cdot \overline{A_{15}}$$

	A_{13}	A_{14}	A_{15}
CS_1	0	0	0
CS_2	X	0	0
CS_3	X	X	0

6) La capacité totale adressable par le MP 64Ko

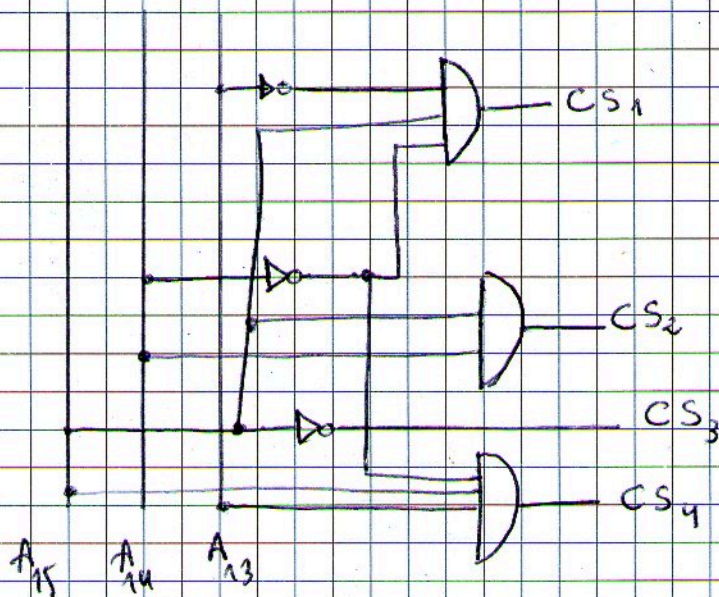
et on a : $C_1 + C_2 + C_3 = 56 \text{ Ko}$

$$64 - 56 = 8 \text{ Ko}$$

donc on peut ajouter une mémoire de 8 Ko

$$CS_4 = \overline{A_{13}} \cdot \overline{A_{14}} \cdot A_{15}$$

	A_{15}	A_{14}	A_{13}
CS_1	\emptyset_1	0	0
CS_2	\emptyset_1	\emptyset_1	X
CS_3	0	X	X
CS_4	\emptyset_1	0	1



Exo 7:

1) On a 1Mo = 2^{23} bits
 et 16bits = 2^4 bits

$$\frac{2^{23}}{2^4} = 2^{19}$$

2)
$$\begin{cases} 00000 \text{ H min} \\ 7FFFF \text{ max} \end{cases}$$

3) a) $2^n \times 2 = 512 \text{ Ko}$
 $2^n \times 2 = 512 \times 2^{10}$
 $2^n = \frac{512}{2} \times 2^{10} = 256 \times 2^{10}$
 $2^n = 2^8 \times 2^{10}$
 $2^n = 2^{18} \Rightarrow n = 18$

512 Ko = 256 K cases

$2^8 \times 2^{10} = 2^{18}$

3FFFF H

* DRAM

$A_2 A_1 A_0 \dots A_0$

0 0 0 ... 0

Adresse debut 00000 H

0 0 1 1 ... 1
 3

Adresse max : 3FFFF H



*) SRAM

adresse début : 60000 H

adresse max : 9FFFF H

$$\begin{array}{r} 60000 \\ 3FFFF \\ \hline 9FFFF \end{array}$$

b) Taille maximale : $2^{16} \times 2 \text{ oct} = 2 \text{ Mo}$

exo 8:

- 1) $\left\{ \begin{array}{l} 16 \text{ bits d'adresses} \\ 16 \text{ Bits de données } 32 \text{ oct} \end{array} \right.$

capacité max :

$$2^{16} = 64 \text{ K cases}$$

$$2^{16} \times 2 = 128 \text{ Ko}$$

[0000; FFFF]

2) L'espace mémoire non adressable :

$$\text{RAM} = 32 \text{ Koctet}$$

$$\text{mémoire centrale} = 128 \text{ Ko}$$

$$128 - 32 = 96 \text{ Ko}$$

3) nbre de circuits :

$$\text{capacité SRAM} = 4 \text{ Ko}$$

$$\text{capacité totale} = 32 \text{ Ko}$$

$\frac{32}{4} = 8$; 8 circuit de RAM

4) Taille minimale du bus d'adresses :

$$32 \text{ Ko} = 16 \text{ Kcas} = 2^{14} \Rightarrow n = 14$$

Il nous faut donc un bus d'adresse de 14 bits

L'adresse de début :

$$00 \ 0000 \ 0000 \ 0000 = 0000 \text{ H}$$

L'adresse de fin :

$$11 \ 1111 \ 1111 \ 1111 = 3 \text{ FFF H}$$

5)

	A ₁₃	A ₁₂	A ₁₁	Adresse en Hexa	
RAM 1	0	0	0	Début	0000 H
				Fin	07FF H
RAM 2	0	0	1	Début	0800 H
				Fin	0FFF H
RAM 3	0	1	0	Début	1000 H
				Fin	17FF H
RAM 4	0	1	1	Début	1800 H
				Fin	1FFF H
RAM 5	1	0	0	Début	2000 H
				Fin	27FF H
RAM 6	1	0	1	Début	2800 H
				Fin	2FFF H
RAM 7	1	1	0	Début	3000 H
				Fin	37FF H
RAM 8	1	1	1	Début	3800 H
				Fin	3FFF H

b) L'ensemble des bits réservés à CS :

$$A_{11} - A_{12} - A_{13}$$

7)

$$CS_1 = \overline{A_{11}} \overline{A_{12}} \overline{A_{13}}$$

$$CS_2 = A_{11} \overline{A_{12}} \overline{A_{13}}$$

$$CS_3 = \overline{A_{11}} A_{12} \overline{A_{13}}$$

$$CS_4 = A_{11} A_{12} \overline{A_{13}}$$

$$CS_5 = \overline{A_{11}} \overline{A_{12}} A_{13}$$

$$CS_6 = A_{11} \overline{A_{12}} A_{13}$$

$$CS_7 = \overline{A_{11}} A_{12} A_{13}$$

$$CS_8 = A_{11} A_{12} A_{13}$$